

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-050231

(43)Date of publication of application : 15.02.2002

(51)Int.Cl.

H01B 5/14
G04B 35/495
C23C 14/08
C23C 14/34
H01B 13/00

(21)Application number : 2000-237398

(71)Applicant : GEOMATEC CO LTD
TOSOH CORP

(22)Date of filing : 04.08.2000

(72)Inventor : NAKAZAWA HIROMI
UCHIUMI KENTARO
NAGASAKI YUICHI
KUROSAWA SATOSHI

(54) TRANSPARENT CONDUCTIVE FILM, ITS MANUFACTURING METHOD AND ITS APPLICATION

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an indium oxide transparent conductive film having a flat surface and low resistivity crystalline.

SOLUTION: The transparent conductive film substantially comprises In, Ge and O and has the resistivity of $250 \mu \Omega \cdot \text{cm}$ or lower and $Z\text{-max}/t$ of 10% or lower, (where: $Z\text{-max}$ = maximum difference of irregularity in the surface height, t = film thickness). In addition, its preferable atomic ratio of $\text{Ge}/(\text{In}+\text{Ge})$ is 4.0-9.0%. Such a conductive film can be obtained by sputtering by applying power in which a r-f is superimposed onto dc, wherein the In-Ge-O sputtering target of sintered density of 90% or higher is employed.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-50231
(P2002-50231A)

(43) 公開日 平成14年2月15日 (2002.2.15)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 B 5/14		H 0 1 B 5/14	A 4 G 0 3 0
C 0 4 B 35/495		C 2 3 C 14/08	D 4 K 0 2 9
C 2 3 C 14/08		14/34	A 5 G 3 0 7
14/34		H 0 1 B 13/00	5 0 3 B 5 G 3 2 3
H 0 1 B 13/00	5 0 3	C 0 4 B 35/00	J
審査請求 未請求 請求項の数 6 O L (全 7 頁)			

(21) 出願番号 特願2000-237398 (P2000-237398)

(22) 出願日 平成12年8月4日 (2000.8.4)

(71) 出願人 591124765

ジオマテック株式会社

神奈川県横浜市西区みなとみらい2丁目2番1号 横浜ランドマークタワー9階

(71) 出願人 000003300

東ソー株式会社

山口県新南陽市開成町4560番地

(72) 発明者 中澤 弘実

東京都大田区矢口3丁目13番7号ジオマテック株式会社開発室内

(74) 代理人 10006/541

弁理士 岸田 正行 (外2名)

最終頁に続く

(54) 【発明の名称】 透明導電膜およびその製造方法並びにその用途

(57) 【要約】

【課題】 膜表面が平坦で抵抗率の低い結晶質の酸化インジウム系透明導電膜を提供する。

【解決手段】 実質的にIn、Ge及びOからなり、抵抗率が $250\mu\Omega\cdot\text{cm}$ 以下、かつ Z_{max}/t が10%以下（但し、 Z_{max} ：表面凹凸の最大高低差、 t ：膜厚）の透明導電膜であり、 $\text{Ge}/(\text{In}+\text{Ge})$ は原子比で4.0～9.0%が好ましく、このような導電膜は、焼結密度90%以上のIn-Ge-Oスパッタリングターゲットを用い、dcにrfを重ねさせた電力を印加してスパッタリングすることにより得ることができる。

【特許請求の範囲】

【請求項1】 実質的にインジウム、ゲルマニウムおよび酸素からなり、抵抗率が $250\mu\Omega\cdot\text{cm}$ 以下、かつ $Z\text{-max}/t$ が10%以下（但し、 $Z\text{-max}$ ：表面凹凸の最大高低差、 t ：膜厚）であることを特徴とする透明導電膜。

【請求項2】 実質的にインジウム、ゲルマニウムおよび酸素からなり、ゲルマニウムが $\text{Ge}/(\text{In}+\text{Ge})$ の原子比で4.0%～9.0%の割合で含有されていることを特徴とする請求項1に記載の透明導電膜。

【請求項3】 透明導電膜が結晶膜であることを特徴とする請求項1または請求項2に記載の透明導電膜。

【請求項4】 請求項第1～3項のいずれか1項に記載の透明導電性膜を含んでなる機器。

【請求項5】 実質的にインジウム、ゲルマニウムおよび酸素からなる透明導電膜をスパッタリング法により製造する方法において、スパッタリングターゲットとして実質的にインジウム、ゲルマニウムおよび酸素からなる焼結密度90%以上のスパッタリングターゲットを用い、 dc に rf を重ねさせた電力を印加してスパッタリングすることを特徴とする、抵抗率が $250\mu\Omega\cdot\text{cm}$ 以下、かつ $Z\text{-max}/t$ が10%以下である透明導電膜の製造方法。

【請求項6】 透明導電膜中に、ゲルマニウムが $\text{Ge}/(\text{In}+\text{Ge})$ の原子比で4.0%～9.0%の割合で含有されていることを特徴とする請求項5に記載の透明導電膜の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、表面平坦性が改善された低抵抗透明導電膜に関し、特に結晶化した透明導電膜に関する。

【0002】

【従来の技術】ITO (Indium Tin Oxide) に代表される透明導電膜はその高導電性、高透過率といった特徴から、フラットパネルディスプレイ用表示電極、抵抗膜方式のタッチパネル、太陽電池用窓材、帯電防止膜、電磁波防止膜、防曇膜、センサ等の広範囲な分野に渡って用いられている。このような透明導電膜の製造方法はスプレー熱分解法、CVD法等の化学的成膜法と電子ビーム蒸着法、イオンプレーティング法、スパッタリング法等の物理的成膜法に大別することができる。これら中でもスパッタリング法は、大面積への均一成膜が容易でかつ高性能の膜が得られる成膜法であることから、様々な分野で使用されている。

【0003】一方、近年の情報化社会の発展にともない、前記フラットパネルディスプレイ等に要求される技術レベルが高まっている。無機Electro Luminescence (EL) パネルは、図1に示すような絶縁層2によって挟持された発光層3に透明電極1と

金属製の背面電極4を通して $10^8\text{V}/\text{cm}$ という強電界を発光層に印加して発光させる構造となっている。自発光のため視認性が高く、全固体であるため振動に強いといった優れた特徴を有している。パネル構造は、帯状の直交させた透明電極と背面電極からなるX-Yのマトリクス構造となっている。このため、パネルの大型化および高精細化にともない、特に透明電極に使用される透明導電膜の低抵抗率化が要求されている。

【0004】また、発光層を発光させる際に $10^8\text{V}/\text{cm}$ という強電界が印加されることから、透明電極1の表面に大きな凸凹の部分があると、この部分で電界集中が起こり、絶縁破壊が発生しやすくなる。絶縁破壊が生じると当該画素部での表示が不可能となりディスプレイとしての表示品質の劣化を招くため、電極の表面の凸凹を低下させる必要がある。

【0005】ところで、ITO薄膜を室温で成膜すると、特別な条件を除きアモルファスな膜が得られる。しかし、薄膜の抵抗率を低下させるには、薄膜を結晶化させることが好ましい。ITOの結晶化温度は 150°C 前後（成膜条件により異なる）であり、結晶化膜を得るにはこの温度以上の成膜温度で成膜する必要がある。しかし、スパッタリング法を用いて結晶性ITO薄膜を形成した場合、ITO薄膜に特徴的な膜の突起およびドメイン構造が形成される。

【0006】一般にITO膜をスパッタリング法で形成する場合には、スパッタリングガスとしてアルゴンと酸素が用いられる。ガス中の酸素量を変化させることにより得られる薄膜の抵抗率は変化し、ある酸素分圧値で最小の値を示す。そして、このような薄膜の抵抗率が最小の値を示すような酸素分圧値で形成した場合、上述の薄膜表面の突起およびドメイン構造が顕著となり、平坦性の悪い表面状態となる。このような膜の場合、膜厚 200nm での表面凹凸の最大高低差 ($Z\text{-max}$) は、 100nm にも達する場合がある。

【0007】一方、薄膜の平坦性を追求するには、上記最適酸素分圧値からはずれたところで成膜するか、成膜時の基板温度を低下させてアモルファス化する手法が考えられる。しかし、いずれの手法を用いた場合においても、薄膜の平坦性は確保されるものの抵抗率が増加してしまう。

【0008】これまでに透明導電膜の抵抗率、透過率の改善を目的として、例えば、特開昭62-202425号公報には、酸化スズを含んでいてもよい酸化インジウム透明導電膜に酸化ゲルマニウムを含有する低抵抗率の酸化インジウム系透明導電膜が開示されている。特開平11-322333号公報には、インジウムの酸化物を主成分とする透明導電膜にゲルマニウムを含有させる方法が提案され、 $500\sim 700[\mu\Omega\cdot\text{cm}]$ の抵抗率をもつ透明導電膜が開示されている。また、エッチング特性の向上を目的として、例えば、特開平11-323

531号のようにインジウムの酸化物が主成分であって、ゲルマニウムを含有させた非晶質な膜構造を得る方法が提案され、表面平坦性が良好であり、 $370 [\mu\Omega \cdot \text{cm}]$ の抵抗率をもつ透明導電膜が開示されている。【0009】しかしながら、大型ELパネル用の透明導電膜としては、更に良好な平坦性と低抵抗率の両特性を満足する結晶質透明導電膜の開発が望まれていた。

【0010】

【発明が解決しようとする課題】本発明の課題は、大型高精細ELパネルに好適な、膜表面が平坦で抵抗率の低い結晶質の透明導電膜を提供することにある。

【0011】

【課題を解決するための手段】本発明者らはITOに異種元素をドーブした導電性金属酸化物に関して鋭意検討を重ねた結果、抵抗率を $250 \mu\Omega \cdot \text{cm}$ 以下、かつ Z_{max}/t を10%以下とすることにより、パネルの大型化および高精細化に対応し強電界が印加されるELパネルにおいても高い信頼性が得られる透明導電膜が得られることを見いだした。また、このような薄膜はゲルマニウムをドーパントとして含有する酸化インジウム系薄膜において達成できることを見だし、本発明を完成した。

【0012】即ち、本発明は、抵抗率が $250 \mu\Omega \cdot \text{cm}$ 以下、かつ Z_{max}/t が10%以下（但し、 Z_{max} ：表面凹凸の最大高低差、 t ：膜厚）を満足する透明導電膜に関し、実質的にインジウム、ゲルマニウムおよび酸素からなる透明導電膜により達成される。ここで、「実質的に」とは、「不可避不純物を除いて」との意味であり、この不可避不純物は一般的には100ppm以下とされるのが好ましい。

【0013】本発明で言う Z_{max} とは、物質表面の凹凸の度合いを数値的に表すパラメータであり、表面のあるエリア内で最も高い山の頂上と最も低い谷の底との高さの差を意味する。その測定方法としては、原子間力顕微鏡（AFM：Atomic Force Microscopy）による測定が一般的である。原子間力顕微鏡は微小なてこを物質表面に近づけ、縦横方向にあるエリア内で走査し、その際生じるてこのたわみを試料面垂直方向の高さに換算して表面の凹凸を測定する装置である。本発明では、セイコー電子工業株式会社製の原子間力顕微鏡（商品名「SPI3700」）を用いて、てこを $3 \mu\text{m} \times 3 \mu\text{m}$ のエリア内を走査させて測定した。

【0014】以下、本発明を詳細に説明する。

【0015】本発明に関する薄膜およびこの薄膜を含んでなる機器は、例えば、以下の方法で製造することができる。

【0016】始めに、薄膜形成用の、実質的にインジウム、ゲルマニウムおよび酸素からなるスパッタリングターゲット、例えば、酸化インジウム-酸化ゲルマニウム系複合酸化物（ In-Ge-O 系）スパッタリングター

ゲットを製造する。スパッタリングターゲットに用いるための焼結体としては、得られる焼結体の焼結密度が90%以上、好ましくは、91%以上であることが好ましい。焼結密度が上記密度未満となると、スパッタリング中に異常放電が発生しやすくなり、この時発生するスパッツを核とした異常成長粒子が形成されるため、平坦な膜を得にくくなるからである。

【0017】一般に、セラミックスの焼結密度を高めようとした場合、焼結温度を高くすることが有効である。しかし、酸化インジウム-酸化ゲルマニウム複合酸化物の焼結体を 1400°C を超える温度で焼結させた場合、焼結体に「膨れ」が発生し、焼結体内部に空洞ができてしまう。このような膨れを形成させないためには、焼結条件を適切に設定する必要がある。

【0018】以下に、焼結密度90%以上の酸化インジウム-酸化ゲルマニウム複合酸化物の焼結体の製造方法の一例を示すが、本発明はこれらに限定されるものではない。

【0019】始めに、酸化インジウム粉末と酸化ゲルマニウム粉末とを混合する。この際、使用する粉末の平均粒径が大きいと焼結後の密度が十分に上昇しない場合があるので、使用する粉末の平均粒径は、酸化インジウム粉末、酸化ゲルマニウム粉末共に $1.5 \mu\text{m}$ 以下とする。好ましくは $0.1 \sim 1.5 \mu\text{m}$ 、更に好ましくは、 $0.3 \sim 1.0 \mu\text{m}$ とすればよい。こうすることにより、より焼結密度の高い焼結体を得ることが可能となる。また、酸化ゲルマニウムの混合量は、 $\text{Ge}/(\text{In} + \text{Ge})$ の原子比で4.0~9.0%とすることが好ましい。より好ましくは、5.0~7.0%、更に好ましくは、5.5~6.5%である。

【0020】酸化ゲルマニウムの添加量が前記範囲より少ないと、薄膜の平坦化の効果が薄れ凸凹の大きな膜となり、また前記範囲を超えると、抵抗率が高くなりすぎるため適切でない。粉末の混合は、ボールミルなどにより乾式混合あるいは湿式混合して行えばよい。

【0021】次に、得られた酸化インジウムと酸化ゲルマニウムとの混合粉末にバインダー等を加え、プレス法或いは鋳込法等の成形方法により成形して成形体を製造する。プレス法により成形体を製造する場合には、所定の金型に混合粉末を充填した後、粉末プレス機を用いて $100 \sim 1000 \text{ kg}/\text{cm}^2$ の圧力でプレスを行う。好ましくは、 $200 \sim 500 \text{ kg}/\text{cm}^2$ である。粉末の成形性が悪い場合には、必要に応じてパラフィンやポリビニルアルコール等のバインダーを添加してもよい。

【0022】鋳込法により成形体を製造する場合には、混合粉末にバインダー、分散剤、イオン交換水を添加し、ボールミル等により混合することにより鋳込成形体製造用スラリーを製造する。続いて、得られたスラリーを用いて鋳込を行う。鋳型にスラリーを注入する前に、スラリーの脱泡を行うことが好ましい。脱泡は、例えば

ポリアルキレングリコール系の消泡剤をスラリーに添加して真空中で脱泡処理を行えばよい。続いて、鋳込み成形体の乾燥処理を行う。

【0023】次に、得られた成形体を必要に応じて、冷間静水圧プレス(CIP)処理を行う。この際、CIP圧力は十分な圧密効果を得るため 1 ton/cm^2 以上、好ましくは $2\sim 5\text{ ton/cm}^2$ であることが望ましい。ここで始めの成形を鋳込法により行った場合には、CIP後の成形体中に残存する水分およびバインダー等の有機物を除去する目的で脱バインダー処理を施してもよい。また、始めの成形をプレス法により行った場合でも、成形時にバインダーを使用したときには、同様の脱バインダー処理を行うことが望ましい。

【0024】このようにして得られた成形体を焼結炉内に投入して焼結を行う。焼結時の温度制御と雰囲気制御が、焼結時に発生する焼結体の膨れによる空洞の形成防止に対して重要となる。

【0025】まず、 $300^\circ\text{C}/\text{時間}$ 以下の昇温速度で昇温する。好ましくは $50\sim 100^\circ\text{C}/\text{時間}$ である。 $300^\circ\text{C}/\text{時間}$ を越える昇温速度とした場合、焼結体に割れが発生しやすくなる場合がある。次に、 $1200^\circ\text{C}\sim 1400^\circ\text{C}$ で保持する。 1200°C 未満の温度の場合、焼結密度が増加しにくくなり、得られる焼結体がスパッタリングターゲットとしては不適当なものとなる場合がある。また、 1400°C を越える温度した場合、焼結体の膨れによる空洞が発生するおそれがある。好ましくは、 $1300\sim 1400^\circ\text{C}$ 、さらに好ましくは $1350\sim 1400^\circ\text{C}$ である。保持時間は、3時間 \sim 20時間とするのが好ましい。こうすることにより、焼結体の膨れを防止しながら焼結密度の増加を達成することが可能となる。

【0026】次に、降温速度としては、 $50\sim 300^\circ\text{C}/\text{時間}$ とするのが好ましい。こうすることにより、焼結体の割れを効果的に防止することが可能となる。好ましくは、 $50\sim 100^\circ\text{C}/\text{時間}$ である。

【0027】また、焼結時の雰囲気は、少なくとも昇温時の 800°C に達した時点から焼結温度での保持時間が終了するまでの間の雰囲気が、実質的に純酸素ガス雰囲気とし、この時焼結炉内に導入する酸素流量(L/min)と成形体仕込量(kg)の比(仕込重量/酸素流量)を、1.0以下とする。こうすることにより、焼結体の膨れを防止しながら焼結密度の増加を達成することが可能となるからである。

【0028】このようにして、焼結密度90%以上の酸化インジウム-酸化ゲルマニウム複合酸化物系(In-Ge-O 系)焼結体を製造することができる。

【0029】なお、本発明でいう焼結密度(D)とは、 In_2O_3 と GeO_2 の真密度の相加平均から求められる理論密度(d)に対する相対値を示している。相加平均から求められる理論密度(d)とは、ターゲット組成に

おいて、 In_2O_3 と GeO_2 粉末の混合量をa, b (g)、とした時、それぞれの真密度 $7.18, 6.24\text{ (g/cm}^3\text{)}$ を用いて、

$$d = (a + b) / ((a / 7.18) + (b / 6.24))$$

により求められる。焼結体の測定密度をd1とすると、その焼結密度は、

$$\text{式: } D = d1 / d \times 100 (\%)$$

で求められる。

【0030】次に、得られた焼結体を所望の形状に加工し、必要に応じて無酸素銅からなるバックングプレートにインジウム半だ等を用いて接合することにより、本願発明の焼結密度90%以上の In-Ge-O 系スパッタリングターゲットが製造される。

【0031】得られたスパッタリングターゲットを用いて、ガラス基板やフィルム基板等の基板上に本発明の透明導電性薄膜を製膜する。製膜手段としては、薄膜の低抵抗率化および平坦化のためには、dcにrfを重ねさせたスパッタリング法等をあげることができるが、薄膜の低抵抗率化および平坦化のためには、dcにrfを重ねさせた、 $50\sim 500\text{ W}$ の電力(但し、カソードのサイズにより異なる)を使用したスパッタリング法を採用することが好ましい。この際、dcに重ねさせるrfの割合は、印加電力の rf/dc で $50\sim 100\%$ とすることが好ましい。また、rfとしては $13.56\text{ MHz} \pm 0.05\%$ の高周波が好ましい。

【0032】成膜時の基板温度は、薄膜を結晶化させるため 200°C 以上とすることが好ましく、より好ましくは 300°C 以上である。

【0033】また、酸化インジウムおよび酸化ゲルマニウムの2種類のターゲットを用いて、2元同時スパッタリングにより成膜しても良い。さらに、個々のスパッタリングターゲットの一部あるいは全部を金属ターゲットに置き換えても良い。

【0034】成膜時は、スパッタリングガスとしてアルゴンと酸素とを真空装置内に導入してスパッタリングを行う。膜の低抵抗率化を達成するためには、これら導入ガスの流量を制御して抵抗率が低下する値に適宜設定する。

【0035】また、形成する膜の厚さは $100\sim 500\text{ nm}$ とするのが好ましい。

【0036】このようにして得られた薄膜は、抵抗率が $250\mu\Omega\cdot\text{cm}$ 以下、好ましくは $200\mu\Omega\cdot\text{cm}$ 以下であり、かつ Z_{max}/t が10%以下、好ましくは8%以下、更に好ましくは7%以下となり、極めて平坦で低抵抗率となる。

【0037】また、基板上に形成された薄膜は、必要に応じて所望のパターンにエッチングされた後、本願請求項4の発明である機器、例えば、無機ELパネル、有機ELパネル等を構成することができる。

【0038】本発明による薄膜にエッチング特性、耐熱性、耐湿性等の向上を目的として第3の元素を添加しても有効である。第3元素としては、例えば、Mg, Al, Si, Ti, Zn, Ga, Y, Zr, Nb, Hf, Ta等を例示することができる。これら元素の添加量は、特に限定されるものではないが、本発明による薄膜の優れた電気特性および平坦性を劣化させないため、 $(\text{第3元素の酸化物の総和}) / (\text{In}_2\text{O}_3 + \text{GeO}_2 + \text{第3元素の酸化物の総和}) \times 100$ で0%を超え20%以下(重量比)とすることが好ましい。

【0039】

【実施例】以下、本発明を実施例をもって更に詳細に説明するが、本発明はこれらに限定されるものではない。

【0040】(実施例1) 平均粒径0.5 μm の酸化インジウムおよび酸化ゲルマニウム粉末を所定量ポリエチレン製のボットに入れ、乾式ボールミルにより72時間混合し、混合粉末を製造した。

【0041】この粉末を金型に入れ、300kg/cm²の圧力でプレスして成形体とした。この成形体を3ton/cm²の圧力でCIPによる緻密化処理を行った。次にこの成形体を純酸素雰囲気焼結炉内に設置して、以下の条件で焼結した。

(焼結条件)

焼結温度：1400℃、昇温速度：100℃/時間、焼結時間：6時間、降温速度：100℃/時間、雰囲気：昇温時800℃から降温時400℃まで純酸素ガスを炉内に、(仕込重量/酸素流量)=0.8で導入
得られた焼結体の密度をアルキメデス法により測定した。結果を表1に示す。

【0042】

【表1】

Ge (In+Ge) [atm.%]	焼結密度 [%]
2.9	94.0
4.0	93.8
5.1	93.2
6.0	93.0
7.0	92.7
8.1	92.1
9.0	91.5
9.8	90.5

【0043】この焼結体を湿式加工法により直径4インチ厚さ6mmの焼結体に加工し、インジウム半田を用いて無酸素銅製のバックングプレートにボンディングしてターゲットとした。

【0044】このターゲットを以下のスパッタリング条件でスパッタリングして薄膜の評価を行った。

(スパッタリング条件)

基板：ガラス基板、印加電力：dc150W+rf10

0W、ガス圧：1.1mTorr、スパッタリングガス：Ar+O₂、O₂/Ar：X% (抵抗率が最小となる値に制御)、基板温度：200℃、膜厚：200nm。

【0045】得られた膜の組成をEPMA (Electron Probe MicroAnalysis)で分析するとともに、薄膜の抵抗率およびZ-max/tを測定した。得られた結果を図2に示す。Ge/(In+Ge)含有量4~9%で良好な結果が得られた。

【0046】Ge/(In+Ge)が6%の時の薄膜の結晶性をXRDを用いて調べた。結果を図3に示す。

(100)面に配向した膜であった。

【0047】(実施例2) 実施例1で製造したターゲットの内、薄膜のGe組成が6原子%となったターゲットを用いて、下記膜厚となるようにスパッタリング時間を変えた以外は実施例1と同じ条件でスパッタリングを行い、膜厚500nmの薄膜を製造した。得られた膜の抵抗率およびZ-max/tを測定したところ、抵抗率=175 $\mu\Omega \cdot \text{cm}$ 、Z-max/t=8.8%であった。

【0048】(実施例3) 実施例1で製造したターゲットの内、薄膜のGe組成が6原子%となったターゲットを用いて、基板温度を300℃とした以外は実施例1と同じ条件でスパッタリングを行い、膜厚200nmの薄膜を製造した。得られた膜の抵抗率およびZ-max/tを測定したところ、抵抗率=173 $\mu\Omega \cdot \text{cm}$ 、Z-max/t=8.7%であった。

【0049】(比較例1) 実施例1で製造したターゲットの内、薄膜のGe組成が6原子%となったターゲットを用いて、以下のスパッタリング条件でスパッタリングして薄膜の評価を行った。

(スパッタリング条件)

基板：ガラス基板、印加電力：dc200W、ガス圧：1.1mTorr、スパッタリングガス：Ar+O₂、O₂/Ar：X% (抵抗率が最小となる値に制御)、基板温度：200℃、膜厚：200nm。

【0050】得られた膜の抵抗率およびZ-max/tを測定したところ、抵抗率=236 $\mu\Omega \cdot \text{cm}$ 、Z-max/t=22.5%であった。

【0051】(実施例4) 図1に示すような構造の薄膜無機EL素子を作製した。パネル仕様は以下の通りである。

(パネル仕様)

基板サイズ：236mm×166mm、画素数：640×400(256000)、ライン幅：220 μm 、スペース幅80 μm ガラス基板上に、以下の製膜条件でIn-Ge-O系透明電極1を形成した。

(成膜条件)

ターゲット：In-Ge-O (実施例1でGe/(In+Ge)=6%のターゲットを使用)、印加電力：dc150W+rf100W、ガス圧：1.1mTorr、

スパッタリングガス：Ar+O₂、基板温度：200℃、膜厚：140nm

得られた膜の抵抗率は、 $191\mu\Omega\cdot\text{cm}$ で、 Z_{max}/t は、7.0%であった。

【0052】得られた膜に対し、通常行われているウェットエッチング法により、上記のラインアンドスペースに透明電極のパターニングを行った。

【0053】次に、rfスパッタリング法によりAl₂O₃からなる絶縁層2を200nm、真空蒸着法によりZnS:Mn(5wt.%)からなる発光層700nmを形成した後、Ar雰囲気中、580℃で1時間熱処理を行った。その後、rfスパッタリング法によりAl₂O₃からなる絶縁層2を200nmを形成した。

【0054】その後、Al背面電極を形成し、上記のラインアンドスペースにパターニングを行い薄膜EL素子を完成させた。

【0055】得られたパネルに対して、下記条件で連続発光試験を実施した。

(試験条件)

試験波：40μsec-100Hz-パルス波、印加電圧：210V(0-p)、試験温度：室温、試験雰囲気：窒素気流中、試験時間：50時間

試験後の画素破壊状況を目視にて調べた。画素破壊点は0個で、ライン破壊数も0本であり、極めて良好な結果が得られた。

【0056】(比較例2)透明電極の形成方法を以下のように変更した以外は、実施例4と同じ方法でELパネルを作製した。

(成膜条件)

ターゲット：In-Ge-O(実施例4と同じ)、印加電力：dc200W、ガス圧：1.1mTorr、スパッタリングガス：Ar+O₂、基板温度：200℃、膜厚：140nm

得られた膜の抵抗率は、 $230\mu\Omega\cdot\text{cm}$ で、 Z_{max}/t は、22.5%であった。

【0057】得られたパネルに対して、実施例4と同じ連続発光試験を実施した。

【0058】試験後の画素破壊状況を目視にて調べたところ、15個の画素破壊点と3本のライン破壊が観察された。

【0059】(比較例3)透明電極の形成方法を以下のように変更した以外は、実施例4と同じ方法でELパネルを作製した。

(成膜条件)

ターゲット：ITO(SnO₂=10wt.%)、印加電力：dc150W+rf100W、ガス圧：1.1mTorr、スパッタリングガス：Ar+O₂、基板温度：200℃、膜厚：140nm

得られた膜の抵抗率は、 $152\mu\Omega\cdot\text{cm}$ で、 Z_{max}/t は、21.8%であった。

【0060】得られたパネルに対して、実施例4と同じ連続発光試験を実施した。

【0061】試験後の画素破壊状況を目視にて調べたところ、14個の画素破壊点と2本のライン破壊が観察された。

【0062】

【発明の効果】本発明により、大型高精細ELパネルに好適な、膜表面が平坦で抵抗率の低い透明導電膜を得ることが可能となる。

【図面の簡単な説明】

【図1】ELパネルの構造の一例を示す図である。

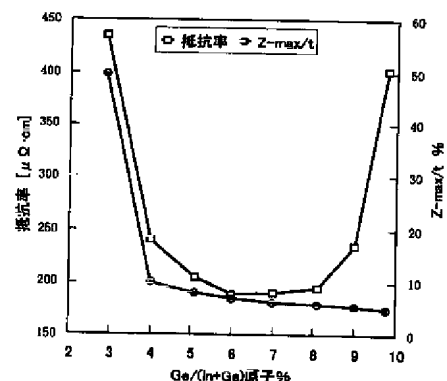
【図2】実施例1で得られた薄膜の抵抗率および Z_{max}/t の値を示す図である。

【図3】実施例1で得られた薄膜のX線粉末回折スペクトルを示す図である。

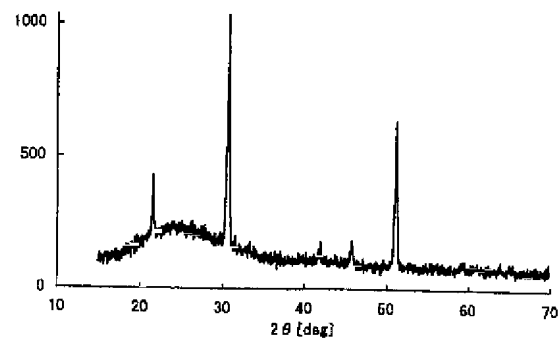
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 内海 健太郎
神奈川県大和市中央林間5-7-8
(72)発明者 長崎 裕一
神奈川県横浜市神奈川区六角橋5-21-33
(72)発明者 黒澤 聡
神奈川県厚木市長谷1540-21

Fターム(参考) 4G030 AA34 AA38 BA16 CA01 CA08
4K029 AA09 BA50 BB07 BC05 BC09
BD00 CA05 DC05 DC09
5G307 FA01 FA02 FB01 FC10
5G323 BA02 BB05